



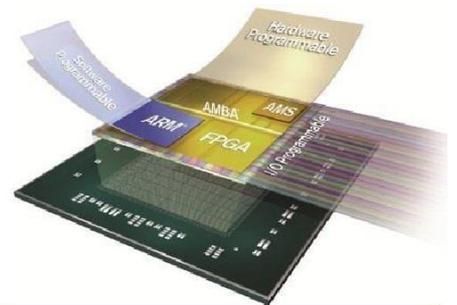
Научно-практический семинар



ПРОЕКТИРОВАНИЕ СИСТЕМ НА КРИСТАЛЕ XILINX

22 марта 2016 г.

г. Ижевск, ул. Студенческая, 48, кафедра "Радиотехника"
ауд. 233, 2 этаж Начало в 10-00



Программа семинара

9.45-10.00 Регистрация

10.00-11.00 7-е семейство FPGA, Zynq-7000 All Programmable SoC, среда разработки Vivado

Александр Филиппов, Инженер по применению Xilinx

- Классификация по сегментам;
- Ключевые технологии;
- Сравнительные особенности;
- Архитектура и технические характеристики;
- Средства разработки Hardware/Software и отладки;
- Маршрут проектирования;
- Проектирование с применением IP ядер;
- Использование TCL script при проектировании.

11.00-12.00 UltraScale/UltraScale+ MPSoC, Продукты SDx

Александр Филиппов, Инженер по применению Xilinx

- Классификация по сегментам;
- Ключевые технологии;
- Сравнительные особенности;
- Архитектура и технические характеристики;
- Средства разработки Hardware/Software и отладки;
- Маршрут проектирования;
- Проектирование с применением IP ядер;
- Использование TCL script при проектировании.

12.00-12.30 Применение иерархического дизайна для проектирования на ПЛИС Xilinx в составе рабочей группы.

Hierarchical Team Design

Александр Филиппов, Инженер по применению Xilinx

- Методика иерархического проектирования;
- Задание физических ограничений для размещения модулей на кристалле;

- Объединение отдельных модулей в единый проект;
- Различия в реализации иерархического проектирования в средах PlanAhead и Vivado.

12.30-13.30 Перерыв на обед. Обсуждение ваших задач.

13.30-14.30 Высокоуровневый синтез Vivado HLS

Александр Филиппов, Инженер по применению Xilinx

- Преобразование алгоритма из последовательного кода C/C++ в RTL;
- Анализ синтезированного RTL сценария;
- Методика оптимизации;
- Компиляция новых сценариев с применение директив для оптимизации (конвейеризация, преобразования массивов и т.д.);
- Сравнение результатов;
- Автогенерация RTL testbench на основе C testbench;
- Экспорт IP.

14.30-15.30 Оптимизация проектирования систем на кристалле Xilinx в среде SDSoc

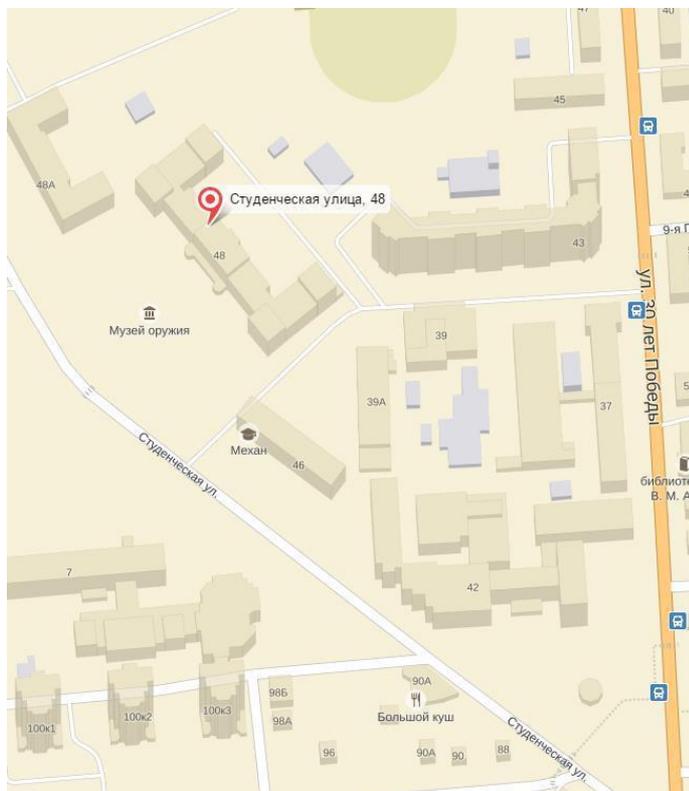
Александр Филиппов, Инженер по применению Xilinx

- Введение в среду разработки SDSoc;
- Инструменты оптимизации, библиотеки, платформы;
- Назначение функций для аппаратной реализации;
- Формирование и анализ отчетов оценки быстродействия;
- Компиляция и сборка проекта.

15.30-16.00 Подведение итогов семинара, обмен мнениями

Посещение семинара будет полезно специалистам предприятий, занимающихся разработкой радиоэлектроники и связи, научными исследованиями.

Проведение семинара будет сопровождаться примерами демонстрационного проекта с применением отладочного набора



Участие в семинаре – бесплатное!

Для регистрации позвоните, отправьте по факсу или электронной почте письмо с указанием названия организации, ФИО участников, телефона и электронного адреса.

Тел: 8-800-333-06-05

Факс: +7 (812) 370 50 30

E-mail: FPGA@MACROGROUP.RU